

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 62171248
PUBLICATION DATE : 28-07-87

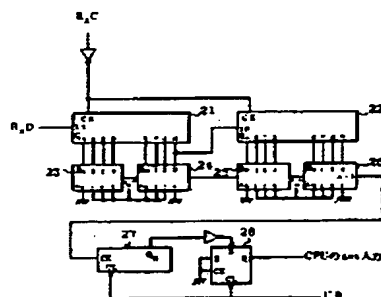
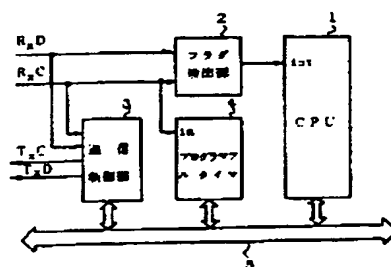
APPLICATION DATE : 22-01-86
APPLICATION NUMBER : 61012814

APPLICANT : RICOH CO LTD;

INVENTOR : SAKASHITA TADAAKI;

INT.CL. : H04L 13/00

TITLE : LINE SPEED DETECTION SYSTEM



ABSTRACT : **PURPOSE:** To improve the operating efficiency of a line by checking the synchro nization of a reception clock with the judgement that the line is connected to detect the line speed automatically in detecting consecutive flags for the prescribed number of times.

CONSTITUTION: A reception data RxD is subject to serial/parallel conversion by 8-bit shift registers 1, 2 and compared with a reference data present in a comparator. As the result of comparison, when the input data RxD is coincident with the reference data, the output of the comparator 26 increments the counter 27. When the count reaches a present value (m), the relation of $Q_n=1$ is established and an output latched by a flip-flop 28 interrupts a CPU 1. The CPU 1 checks one period of the reception data sampling clock RxC inputted to a programmable timer 4 in the routine relating to the interruption to judge the line speed.

COPYRIGHT: (C)1987,JPO&Japio

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭62-171248

⑬ Int. Cl.⁴

H 04 L 13/00

識別記号

3 0 7

庁内整理番号

C-7240-5K

⑭ 公開 昭和62年(1987)7月28日

審査請求 未請求 発明の数 1 (全3頁)

⑮ 発明の名称 回線速度検出方式

⑯ 特 願 昭61-12814

⑰ 出 願 昭61(1986)1月22日

⑱ 発 明 者 坂 下 忠 秋 東京都大田区中馬込1丁目3番6号 株式会社リコー内
⑲ 出 願 人 株 式 会 社 リ コ ー 東京都大田区中馬込1丁目3番6号
⑳ 代 理 人 弁 理 士 磯 村 雅 俊

明 細 書

1. 発明の名称 回線速度検出方式

2. 特許請求の範囲

(1) 回線上のフラグを検出することにより、回線速度を検出する回線速度検出方式において、連続した前記フラグを所定回数検出した場合に、回線が接続されたものとして受信クロックの同期を調べることを特徴とする回線速度検出方式。

3. 発明の詳細な説明

技術分野

本発明は回線速度検出方式に関し、特にデジタル回線に接続されたデータ端末装置が、通信開始時に、自動的に回線速度を検出することを可能とする回線速度検出方式に関する。

従来技術

従来は、回線速度は回線使用者と回線供給者との契約により、一義的に決められるのが普通で、回線速度が変化する要因はなく、従って、回線速度の検出も、オペレータによるチェックが行われ

ていたに過ぎなかった。

しかし、近年、ネットワークの拡大に伴ない、異なる回線速度を有するネットワークに接続されるゲートウェイ等において、複数の回線速度に対応する必要が生じて来た。

この場合には、複数の回線速度を自動検出できることが望ましい。

目 的

本発明は、上述の如く、従来は考慮されていなかった、回線速度の自動検出(無人検出)を可能とするために有効に用い得る、回線速度検出方式を提供することを目的とするものである。

構 成

本発明の上記目的は、回線上のフラグを検出することにより、回線速度を検出する回線速度検出方式において、連続した前記フラグを所定回数検出した場合に、回線が接続されたものとして受信クロックの同期を調べることを特徴とする回線速度検出方式によって達成される。

以下、図面に基づいて本発明の構成をより詳細

に説明する。

第1図は本発明の一実施例であるデータ端末装置の回線速度検出部の構成を示す図である。図において、1はCPU、2は後に詳述する、回線上のフラグを検出するためのフラグ検出部、3は通信制御部、4はプログラブルタイマ、5はバスを示している。なお、Rx Dは受信データ、Rx Cは受信データ・サンプリングクロック、また、Tx Dは送信データ、Tx Cは送信データ・サンプリングクロックを示している。

第2図は上記フラグ検出部の詳細な構成を示すものである。図において、21、22はデータのシリアル/パラレル変換用8ビットシフトレジスタ、23、24、25、26はそれぞれ基準データを設定されている4ビットコンパレータ、27はカウンタ、28はフリップフロップである。

以下、第1図、第2図に基づいて、本実施例の動作を説明する。

第1図に示される如く、回線上のデータは、通信制御部3に入力されると同時に、フラグ検出部

2にも入力される。受信データ・サンプリングクロックは、通信制御部3、上記フラグ検出部2の他、プログラブルタイマ4にも入力される。また、フラグ検出部2の出力は、CPU1のインタラプト(int)入力に接続されている。

フラグ検出部2に入力されたデータは、後述する如き動作により、データ端末装置が回線と接続されたと判断した場合に、CPU1に対して割込みをかける。

CPU1は上記割込みに係るルーチン内で、上記プログラブル4に入力されている前記受信データ・サンプリングクロックRx Cの1周期を調べ、回線速度を判断する。

回線速度は、例えば、48Kbps、9.6Kbpsというような値であり、上記受信データ・サンプリングクロックRx Cの1周期から計算した値、例えば、47.94Kbps、9.604bpsとは必ずしも一致しない。従って、予め記憶させてある上記48Kbpsまたは、9.6Kbpsのいずれかであることをソフト的に決定し出力させるようにすれば良い。

次に、フラグ検出の詳細について説明する。

受信データRx Dは、受信データ・サンプリングクロックにより、前記8ビットシフトレジスタ1、2でシリアル/パラレル変換される。上記変換データ(16ビットパラレルデータ)は、前記4ビットコンパレータにより、該コンパレータ内に予め設定されている基準データと比較される。

この比較の結果、入力データRx Dが、基準データ(プリセットデータ)と一致した場合には、コンパレータ26の出力が、前記カウンタ27を"1"インクリメントする。

このカウンタ値が、予め設定した値mになるとQn=1となり、前記フリップフロップ28によりラッチされた出力が、CPU1に前述の如く割込みをかける。

上記基準データは、具体的には、通信フレームのフラグである0111 1110(74H)が2回連続した、0111 1110, 0111 1110(74H, 74H)と設定される。すなわち、連続したフラグを上記m回、都合2xm回検出した場合に、回線が接続されたと判断して

上記割込みをかけるわけである。

上記mの値は、5~10位が適当である。これは受信データ中の雑音の影響を受けないようにすることが目的である。

上記実施例によれば、簡単な構成によって、回線速度を正確に、雑音等の影響なしに検出することができる。

なお、上記実施例に示したフラグ検出部の構成は一例であり、本発明はこれに限定されるべきものではない。

効果

以上述べた如く、本発明によれば、簡単な説明で、回線速度の自動検出(無人検出)を可能とする回線速度検出方式を実現することができるという顕著な効果を奏するものである。

4. 図面の簡単な説明

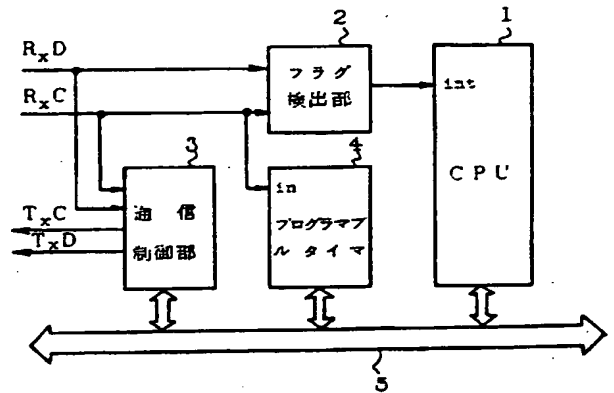
第1図は本発明の一実施例であるデータ端末装置の回線速度検出部の構成を示す図、第2図はフラグ検出部の詳細な構成を示す図である。

1: CPU、2: フラグ検出部、3: 通信制御部、

4: プログラマブルタイマ、 R_xD : 受信データ、
 R_xC : 受信データ・サンプリングクロック、
 21, 22: シフトレジスタ、23, 24, 25, 26: コンパレ
 ータ、27: カウンタ、28: フリップフロップ、

第 1 図

特許出願人 株式会社 リコー
 代理人 弁理士 磯村 雅 俊



第 2 図

